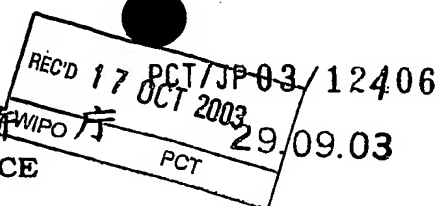


日 本 国 特 許
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2002年10月15日

出 願 番 号
Application Number:

特願2002-300425

[ST.10/C]:

[JP2002-300425]

出 願 人
Applicant(s):

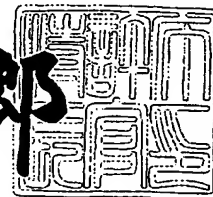
パイオニア株式会社

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2003年 6月24日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3049515

BEST AVAILABLE COPY

【書類名】 特許願

【整理番号】 57P0269

【提出日】 平成14年10月15日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/20
H01L 33/00
H01S 5/20

【発明の名称】 3 族窒化物半導体発光素子及びその製造方法

【請求項の数】 8

【発明者】

【住所又は居所】 埼玉県鶴ヶ島市富士見 6 丁目 1 番 1 号 パイオニア株式会社 総合研究所内

【氏名】 渡辺 温

【発明者】

【住所又は居所】 埼玉県鶴ヶ島市富士見 6 丁目 1 番 1 号 パイオニア株式会社 総合研究所内

【氏名】 高橋 宏和

【発明者】

【住所又は居所】 埼玉県鶴ヶ島市富士見 6 丁目 1 番 1 号 パイオニア株式会社 総合研究所内

【氏名】 木村 義則

【発明者】

【住所又は居所】 埼玉県鶴ヶ島市富士見 6 丁目 1 番 1 号 パイオニア株式会社 総合研究所内

【氏名】 宮地 護

【特許出願人】

【識別番号】 000005016

【氏名又は名称】 パイオニア株式会社

【代理人】

【識別番号】 100079119

【弁理士】

【氏名又は名称】 藤村 元彦

【手数料の表示】

【予納台帳番号】 016469

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9006557

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 3族窒化物半導体発光素子及びその製造方法

【特許請求の範囲】

【請求項1】 n 型GaNからなる n 型コンタクト層と、 n 型 $Al_xGa_{1-x-y}In_yN$ ($0 < x < 1$, $0 \leq y < 1$, $0 < x+y < 1$) からなる n 型クラッド層と、活性層と、 p 型クラッド層と、 p 型コンタクト層と、を含む3族窒化物半導体発光素子であって、

前記 n 型コンタクト層と前記 n 型クラッド層との間に n 型GaNからなるクラック防止層を有し、

前記クラック防止層のドーパント濃度が、前記 n 型コンタクト層のドーパント濃度よりも小であることを特徴とする発光素子。

【請求項2】 前記クラック防止層のドーパント濃度が、 $4 \times 10^{18} \text{cm}^{-3}$ 未満であることを特徴とする請求項1記載の発光素子。

【請求項3】 前記クラック防止層のドーパント濃度が、 $5 \times 10^{16} \text{cm}^{-3}$ から $5 \times 10^{17} \text{cm}^{-3}$ の範囲内にあることを特徴とする請求項2記載の発光素子。

【請求項4】 前記 n 型コンタクト層のドーパント濃度が、 $4 \times 10^{18} \text{cm}^{-3}$ から $2 \times 10^{19} \text{cm}^{-3}$ の範囲内にあることを特徴とする請求項1記載の発光素子。

【請求項5】 前記クラック防止層のドーパントが、Si又はGeであることを特徴とする請求項1記載の発光素子。

【請求項6】 前記 n 型コンタクト層のドーパントが、Si又はGeであることを特徴とする請求項1記載の発光素子。

【請求項7】 3族窒化物半導体を基板上に順次積層して得られる多層構造の半導体発光素子の製造方法であって、

n 型GaNからなる n 型コンタクト層を成膜する n 型コンタクト層形成工程と

前記 n 型コンタクト層のドーパント濃度よりも小なるドーパント濃度を有する n 型GaNからなるクラック防止層を成膜するクラック防止層形成工程と、を含むことを特徴とする半導体発光素子の製造方法。

【請求項8】 前記クラック防止層形成工程は、前記 n 型コンタクト層形成

工程において使用された成膜材料のうち、ドーパント材料の供給量を減ずることからなることを特徴とする請求項 7 記載の半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、3 族窒化物半導体発光素子及びその製造方法に関する。

【0002】

【従来の技術】

近年、3 族窒化物半導体からなる発光ダイオード（以下 LED と称する）及びレーザダイオード（以下 LD と称する）が知られている。

図 1 に示す 3 族窒化物半導体材料を用いた LD 素子 1 においては、サファイアからなる基板 2 上に、AlN からなるバッファ層 3、n 型 GaN からなる n 型コンタクト層 4、n 型 AlGaIn からなる n 型クラッド層 5、n 型 GaN からなる n 型ガイド層 6、InGaIn を主たる成分とする活性層 7、p 型 GaN からなる p 型ガイド層 8、p 型 AlGaIn からなる p 型クラッド層 9、p 型 GaN からなる p 型コンタクト層 10 が順に積層されている。p 型コンタクト層 10 には、厚さ方向に突出して凸状になっているリッジ 11 が設けられている。リッジ 11 の上部の平坦部を除いて絶縁膜 12 が成膜されており、リッジ 11 を覆うように p 型電極 13 が設けられている。なお、n 型コンタクト層 4 上には、n 型電極 14 が設けられている。

【0003】

p 型電極 13 及び n 型電極 14 の間で順方向にバイアス電圧を印加した場合、p 型電極 13 及び n 型電極 14 から正孔及び電子が各々 LD 素子 1 にキャリアとして注入され、正孔及び電子が活性層 7 にて再結合して光を発する。

上記構造の LD 素子 1 は、活性層をその両側からガイド層で挟み、さらにその外側からクラッド層で挟むことによって、ガイド層により活性層にキャリアを閉じ込め、クラッド層によりガイド層と活性層に光を閉じ込めるようになっており、SCH (Separate Confinement Heterostructure) 構造として知られている。

【0004】

上記の如きSCH構造の3族窒化物系半導体レーザ素子は、クラッド層の膜厚を増加させること又はAlNモル分率を増やすことで、光閉じ込め効率を向上させることが出来る。

ところが、AlGaInからなるn型クラッド層5の膜厚を大とする若しくはAlNモル分率を増やすと、AlGaInの格子定数がGaNの格子定数よりも小さいことに起因して、n型クラッド層5の内部には引張り応力が発生し、クラックが形成され易くなることが知られている（例えば特許文献1参照。）。このn型クラッド層5にクラックが発生するn型クラッド層5の膜厚は、クラック発生臨界膜厚あるいは単に臨界膜厚と称されている。かかるn型クラッド層5のクラックは、LD素子の発光特性の劣化の原因となる。

【0005】

そこで、n型クラッド層にクラックが発生することを防止しつつ臨界膜厚を大とする手段として、n型コンタクト層とn型クラッド層との間にn型クラッド層に生じる引張り応力を緩和するためのクラック防止層（図示せず）を設けることが提案されている。該クラック防止層は、厚さ100オングストロームから0.5 μ mのInGaInからなる（例えば、特許文献2参照。）。

【0006】

【特許文献1】

特開平11-74621号公報（第2頁）

【0007】

【特許文献2】

特開平9-148247号公報（第1図）

【0008】

【発明が解決しようとする課題】

クラック発生を低減するためにGaN層とAlGaIn層の間にInGaIn層を設ける従来例においては、InGaIn結晶の成長温度（略700から800℃）がGaN及びAlGaInの成長温度（略1000℃から1100℃）に比べて低い故、クラック防止層の作成前後で基板温度を昇降させなければならない。またInGaInの結晶成長速度が、GaNの結晶成長速度に比べて遅い。その結果、

素子の製造に時間を要する。

【0009】

更に、結晶成長反応に用いるアンモニア等の窒素材料の必要量は、GaNに比べてInGa_Nの方が大であり、製造コストが高くなる。

また、InGa_Nは、GaN及びAlGa_Nに比べて高い屈折率を有する故、n型クラッド層の下地としてInGa_N層を用いる場合には、クラッド層で完全に閉じ込められなかった光が漏れ易くなる。その上、クラック防止層のIn組成が発光層のIn組成と同等若しくはそれより高い場合には、該クラック防止層が吸収層として作用してしまい、導波損が発生してしきい電流値上昇の一因となる。

【0010】

本発明が解決しようとする課題には、上記した問題が1例として挙げられる。

【0011】

【課題を解決するための手段】

請求項1に記載の3族窒化物半導体発光素子は、n型Ga_Nからなるn型コンタクト層と、n型Al_xGa_{1-x-y}In_yN ($0 < x < 1$, $0 \leq y < 1$, $0 < x + y < 1$) からなるn型クラッド層と、活性層と、p型クラッド層と、p型コンタクト層と、を含む3族窒化物半導体発光素子であって、前記n型コンタクト層と前記n型クラッド層との間にn型Ga_Nからなるクラック防止層を有し、前記クラック防止層のドーパント濃度が、前記n型コンタクト層のドーパント濃度よりも小であることを特徴とする。

【0012】

請求項7に記載の3族窒化物半導体発光素子の製造方法は、3族窒化物半導体を基板上に順次積層して得られる多層構造の半導体発光素子の製造方法であって、n型Ga_Nからなるn型コンタクト層を成膜するn型コンタクト層形成工程と、前記n型コンタクト層のドーパント濃度よりも小なるドーパント濃度を有するn型Ga_Nからなるクラック防止層を成膜するクラック防止層形成工程と、を含むことを特徴とする。

【0013】

【発明の実施の形態】

以下、本発明の実施例を図面を参照しつつ説明する。なお、図面中の類似の部分については同一の符号が付されている。

図2に示す如く、本発明によるLD素子1Aは、サファイアからなる基板2上に設けられたAlNからなるバッファ層3を含む。バッファ層は、略50nmの厚さを有する。

【0014】

バッファ層3の上には、n型GaNからなるn型コンタクト層4Aが設けられている。n型コンタクト層4Aは、ドーパントとしてSiを含み、Si原子濃度は、 $1 \times 10^{19} \text{cm}^{-3}$ である。なお、ドーパント濃度は $4 \times 10^{18} \text{cm}^{-3}$ から $2 \times 10^{19} \text{cm}^{-3}$ の範囲にあることが好ましい。なんとなれば、素子の全体の直列抵抗を低減することができるからである。

【0015】

n型コンタクト層4A上には、n型電極14が形成され、且つn型電極14から離間した位置にn型GaNからなるクラック防止層15が形成されている。クラック防止層15は、 $1 \times 10^{17} \text{cm}^{-3}$ の濃度のSiドーパントを含み、2 μm の厚さを有する。なお、クラック防止層15に含まれるSiドーパントの濃度は、n型コンタクト層4Aよりも小であり、 $4 \times 10^{18} \text{cm}^{-3}$ 未満の範囲にあることが好ましい。また $5 \times 10^{16} \text{cm}^{-3}$ から $5 \times 10^{17} \text{cm}^{-3}$ の範囲にドーパント濃度があることがより好ましい。

【0016】

クラック防止層15のドーパント濃度がn型コンタクト層4Aに比べて低いことによって、クラック防止層15が高抵抗となり、LD素子の駆動電圧増加の一因となることが考えられる。しかしながら、ドーパント濃度が低くなると、キャリアの移動度が高くなるので、抵抗率の上昇は抑制される。また電流の経路が、クラック防止層15の厚さ方向であることから、クラック防止層15内の電流経路長さは、クラック防止層15の膜厚そのものである。つまり、クラック防止層15の膜厚が、数 μm 程度であるのに対して、LD素子1A全体の電流経路長さが100 μm オーダーであることから、LD素子1A全体の抵抗値に対するクラ

ック防止層 15 の抵抗値の割合が小さい。従って、ドーパント濃度が低い n 型 GaN からなる クラック防止層 15 を LD 素子に設けたとしても、素子全体の抵抗に対する影響は小さい。

【0017】

クラック防止層 15 の上に n 型 $\text{Al}_{0.08}\text{Ga}_{0.92}\text{N}$ からなる n 型クラッド層 5 A が形成されている。n 型クラッド層 5 A は、膜厚が $1.2\ \mu\text{m}$ 、Si ドーパント濃度が $2 \times 10^{18}\text{cm}^{-3}$ である。

n 型クラッド層 5 A の直下に、Si ドーパント濃度が低い n 型 GaN からなる クラック防止層 15 を設けたことによって、n 型クラッド層 5 A の臨界膜厚が大となった。これは、 $\text{Al}_{0.08}\text{Ga}_{0.92}\text{N}$ からなり且つ $0.5\ \mu\text{m}$ の膜厚を有する n 型クラッド層を、Si ドーパント濃度が異なる n 型 GaN 層上に形成した場合におけるクラック発生状況を示した図 3 及び図 4 から明らかなである。つまり、n 型 GaN 層の Si ドーパント濃度が低い方 (図 4) の方が、クラックの発生密度は小である。ドーパント濃度を小とすることによって、GaN 結晶における不純物添加による硬化現象が現出し難くなり、n 型 GaN 層の変形が可能となることで、n 型クラッド層内の引張り応力が減少するからであると考えられる。

【0018】

n 型クラッド層 5 A の臨界膜厚については、クラック防止層 15 のドーパント濃度の他に、1) n 型クラッド層 5 A の AlN モル分率、及び 2) n 型クラッド層 5 A のドーパント濃度にも依存する。この 2 つのパラメータの各々の値が大になると、臨界膜厚が小となってクラックが発生し易くなる。しかしながら、クラック防止層 15 を設けることにより、各パラメータ値を大きくすることができた。1) の AlN モル分率を高くすることによって、LD 素子 1 A 内で発生した光を有効に閉じ込めることができた。2) のドーパント濃度を大とすることによって、n 型クラッド層の抵抗率が減少して素子の直列抵抗が低くなり、駆動電圧が低下した。

【0019】

なお、n 型クラッド層 5 A は、 $\text{Al}_x\text{Ga}_{1-x-y}\text{In}_y\text{N}$ ($0 < x < 1$, $0 \leq y < 1$, $0 < x+y < 1$) から形成され得る。

n型クラッド層5A上に順に、 $0.05\mu\text{m}$ の膜厚を有するn型GaNからなるn型ガイド層6と、活性層7と、が設けられている。活性層7は、n型ガイド層6側から順に、Siドーパントを含むInGaNからなるバリア層（図示せず）とSiドーパントを含まず且つバリア層よりもIn濃度が高いInGaNからなるウエル層（図示せず）とを交互に所定の井戸数まで積層し、最後にバリア層が積層されて、多重量子井戸（以下MQWと称する）活性層が形成されている。

【0020】

活性層7上には、図1に示したLD素子1と同様に、p型GaNからなるp型ガイド層8、p型AlGaNからなるp型クラッド層9、p型GaNからなるp型コンタクト層10、p型電極13が順に形成されている。なお、活性層7とp型ガイド層8の間にp型AlGaNからなる電子バリア層（図示せず）を挿入しても良い。

【0021】

次に、上記したLD素子の製造方法について説明する。

サファイアからなるウェーハを基板としてMOCVD（有機金属気相成長法）装置の反応炉に装填し、 1050°C の温度において 300Torr の圧力の水素流中で10分間保持して、基板表面をクリーニングする。基板の温度が 400°C になるまで冷却し、窒素原料であるアンモニア（以下 NH_3 と称する）とAl原料であるトリメチルアルミニウム（以下TMAと称する）とを反応炉に導入して、バッファ層を堆積させる。

【0022】

バッファ層を形成後、TMAの供給を止めて NH_3 のみを供給した状態で、基板を 1050°C に昇温し、トリメチルガリウム（以下TMGと称する）を反応炉内に導入して、n型GaNからなるn型コンタクト層を成長させるn型コンタクト層形成工程を行う。該n型コンタクト層形成工程において、Siの原料としてメチルシラン（以下 Me-SiH_3 と称する）を成長雰囲気ガスに添加する。 Me-SiH_3 の添加量は、膜中のSi原子密度が $1 \times 10^{19}\text{cm}^{-3}$ になるように調整する。

【0023】

n型コンタクト層を $10\mu\text{m}$ の厚さまで成長させた後、 Me-SiH_3 の流量を減じて、Siの原子濃度が $1 \times 10^{17}\text{cm}^{-3}$ であるクラック防止層を形成するクラック防止層形成工程を行う。クラック防止層形成工程は、n型コンタクト層形成工程において使用した材料のうち、ドーパント材料である Me-SiH_3 の流量を減らすのみで、反応炉へ新たに別の材料を供給すること及び反応炉の温度の昇降することは不要である。すなわち、n型コンタクト層とクラック防止層の材料を同一にすることによって、製造に要する材料及び時間コストが削減できる。

【0024】

反応炉内にTMAを導入してn型 $\text{Al}_{0.08}\text{Ga}_{0.92}\text{N}$ からなるn型クラッド層の成膜を行う。 Me-SiH_3 の反応炉内への流入量は、n型クラッド層内のSi原子濃度が $2 \times 10^{18}\text{cm}^{-3}$ となるように調整する。 AlGaN 結晶の結晶成長温度は、 GaN とほぼ同じであることから、反応炉の温度の昇降が不要である。

TMAの供給を停止し、n型 GaN からなるn型ガイド層を $0.05\mu\text{m}$ の厚さに成長させる。n型 GaN ガイド層の成長が完了した時に、TMG及び Me-SiH_3 の供給を停止して降温せしめ、基板温度を 770°C とする。

【0025】

基板温度が 770°C となった後に、原料輸送ガスであるキャリアガスを水素から窒素に切替え、TMG、トリメチルインジウム（以下TMIと称する）及び Me-SiH_3 を導入してバリア層を堆積させる。次に Me-SiH_3 の供給を止めると共にTMIの流量を増加して、バリア層よりIn組成の高いウエル層を堆積させる。バリア層とウエル層の成長は、MQWの設計繰返し数に合わせて繰り返す。最後のウエル層上にバリア層を成長してMQW活性層を形成する。

【0026】

TMI及び Me-SiH_3 の供給を停止し、代わりにTMAとMg原料であるエチルシクロペンタジエニルマグネシウム（以下 EtCp2Mg と称する）を導入し、Mgドーパ AlGaIn よりなる電子バリア層を成長させる。電子バリア層の膜厚が200オングストロームに達したら、TMG、TMA及び EtCp2Mg の供給を停止し、更にキャリアガスを窒素から水素に変更して昇温を開始する。

【0027】

基板温度が1050℃に達した後、TMGとEtCp2Mgを導入し、MgドープGaNからなるp型ガイド層を成長させる。p型ガイド層の厚さが0.05μmになったら、TMAを導入し、MgドープAl_{0.08}Ga_{0.92}Nからなるp型クラッド層を堆積させる。

p型クラッド層の厚さが0.5μmまで成長させた後、TMAの供給を停止してMgドープGaNからなるp型コンタクト層を成長させる。p型コンタクト層の厚さが0.1μmになったら、TMGとEtCp2Mgの供給を停止し、降温を開始する。基板温度が400℃以下になったら、NH₃の供給を止める。基板温度が室温になった後、LD構造が積層されたウエーハを反応炉から取出す。

【0028】

その後、通常の写真リソグラフィプロセスとドライエッチングにより、p型コンタクト層にリッジを形成し、リッジの上部の平坦部を除いて絶縁膜を形成し、更にp型電極を形成する。同様に、部分的にエッチングを行って、n型コンタクト層を露出させてn型電極を形成する。ウエーハを素子に分割してLD素子が得られる。

【0029】

なお、基板材料としてサファイアを用いたが、これに限定されるものではなく、SiC基板、GaNバルク基板、Si基板及びサファイア等の基板上に予めGaNを成長させた基板が使用出来る。

上記工程で製造されたLD素子の特性について測定を行った。測定には、リッジ幅2μm、共振器長さ0.6mmのLD素子を用いた。なお、従来例として用いられる発光素子は、図1に示す如きLD素子1と同一であり、n型コンタクト層4のSi濃度が $2 \times 10^{18} \text{cm}^{-3}$ 、n型クラッド層5の厚さが0.8μmであった。

【0030】

本発明による発光素子は、波長405nm、しきい電流値40mAでレーザ発振した。また、出力5mW時の駆動電圧は5.4Vであった。これに対して、従来の発光素子は発振波長406nm、しきい電流45mA、出力5mWの時の電

圧は6.2Vであった。ドーパント濃度が高いn型コンタクト層と、該n型コンタクト層よりも低いドーパント濃度のクラック防止層と、をLD素子内に設けることによって、n型クラッド層にクラックを発生させることなくLD素子の直列抵抗を低減することができた。

【0031】

上記LD素子から出射されるレーザ光のFFPについて測定したところ、従来のLD素子ではメインピークの裾野の部分に光の漏れに起因するサイドピークが見られるのに対して、本発明によるLD素子はガウシアン分布を呈した。これは、クラック防止層を設けたことにより、クラック発生の臨界条件が緩和されてn型クラッド層の膜厚を従来の素子よりも厚く形成できたので、光閉じ込め効果が改善し、FFPが良くなったものと思われる。

【0032】

なお、上記実施例において、n型ドーパントとしてSiを使用している。しかし、これに限定されるものではなく、Geも使用できる。

また、LD素子のみにについて記載したが、本発明はこれに限定されるものではなく、LEDにも適用できる。特に、発光波長が360nm以下の短波長LEDの場合は、GaN層が吸収層として作用する故、活性層の下には、高Al組成のAlGaNクラッド層あるいはブラッグ反射器構造などが必要となるので、n型コンタクト層との間に低ドーパント濃度のクラック防止層を挿入することは、非常に有効である。

【0033】

n型GaNからなるn型コンタクト層と、n型 $\text{Al}_x\text{Ga}_{1-x-y}\text{In}_y\text{N}$ ($0 < x < 1$, $0 \leq y < 1$, $0 < x+y < 1$) からなるn型クラッド層と、活性層と、p型クラッド層と、p型コンタクト層と、を含む3族窒化物半導体発光素子であって、前記n型コンタクト層と前記n型クラッド層との間にn型GaNからなるクラック防止層を有し、前記クラック防止層のドーパント濃度が、前記n型コンタクト層のドーパント濃度よりも小であることを特徴とする発光素子によれば、ドーパント濃度が低いクラック防止層を設けることによって、クラックを生じさせることなくn型クラッド層の厚さを大とすること又はAlNモル分率を増やす

ことができるので、素子の発光効率が改善される。その上、n型コンタクト層のドーパント濃度を高くすることができるので、素子の直列抵抗を低下させることができる。

【0034】

3族窒化物半導体を基板上に順次積層して得られる多層構造の半導体発光素子の製造方法であって、n型GaNからなるn型コンタクト層を成膜するn型コンタクト層形成工程と、前記n型コンタクト層のドーパント濃度よりも小なるドーパント濃度を有するn型GaNからなるクラック防止層を成膜するクラック防止層形成工程と、を含むことを特徴とする半導体発光素子製造方法によれば、n型コンタクト層及びクラック防止層の双方が同一の材料で形成することができるので、素子の製造に要する材料及び時間コストを削減することができる。

【図面の簡単な説明】

【図1】

従来のLD素子の断面図である。

【図2】

本発明によるLD素子の断面図である。

【図3】

ドーパント濃度が $4 \times 10^{18} \text{cm}^{-3}$ であるGaN層上に設けられたn型クラッド層の表面の写真である。

【図4】

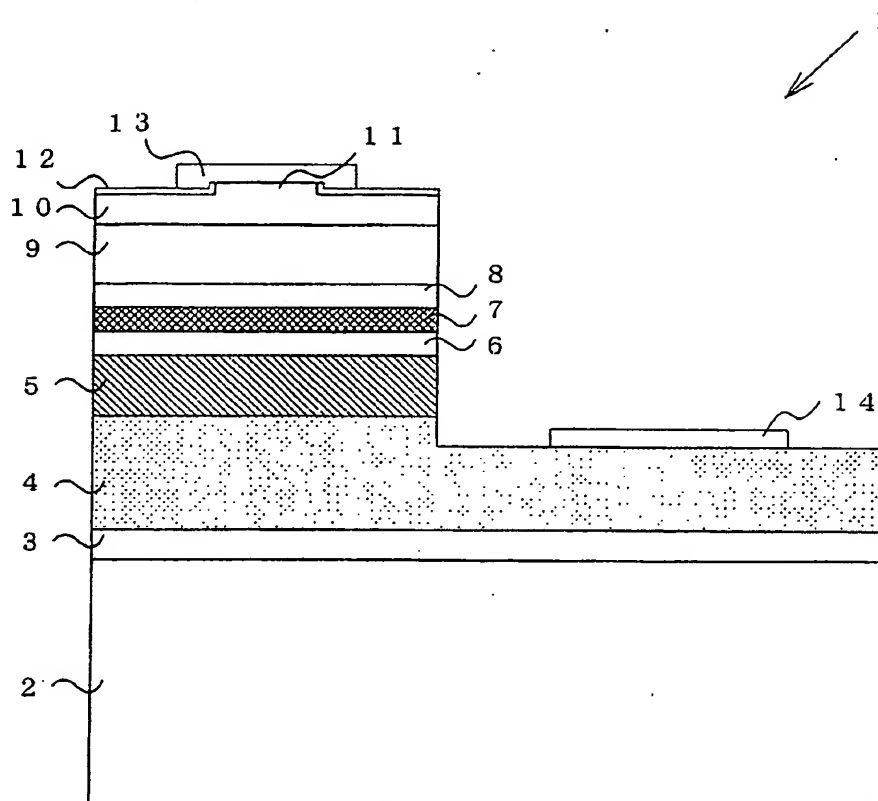
ドーパント濃度が $2 \times 10^{18} \text{cm}^{-3}$ であるGaN層上に設けられたn型クラッド層の表面の写真である。

【符号の説明】

- 1、1A LD素子
- 4、4A n型コンタクト層
- 5、5A n型クラッド層
- 6 n型ガイド層
- 7 活性層
- 15 クラック防止層

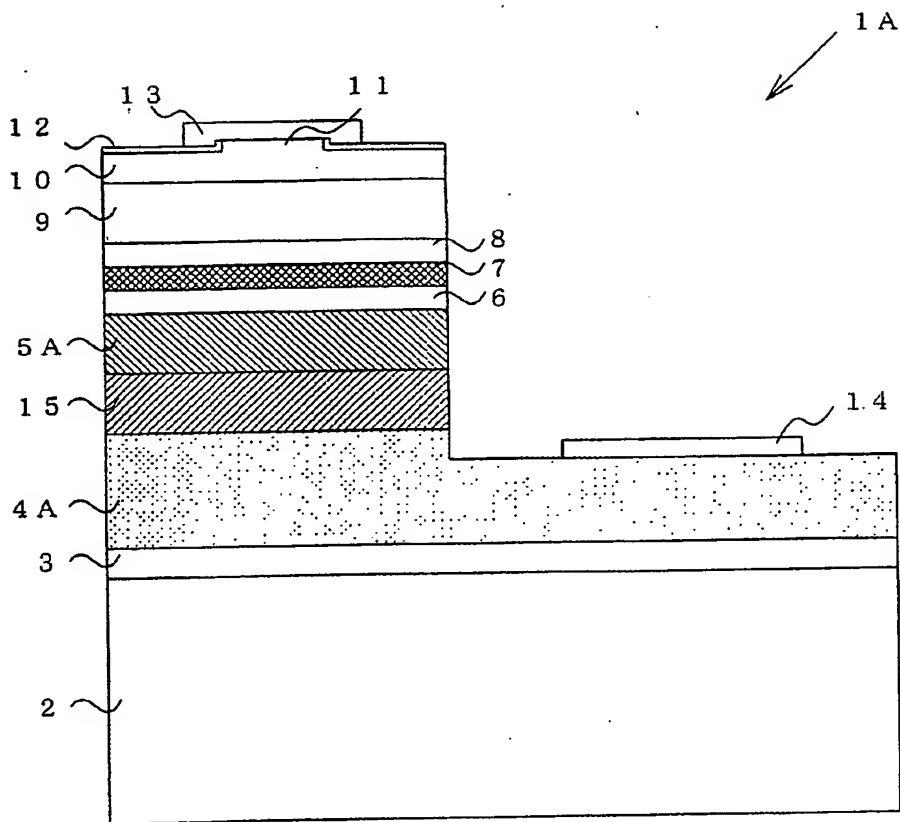
【書類名】 図面

【図 1】

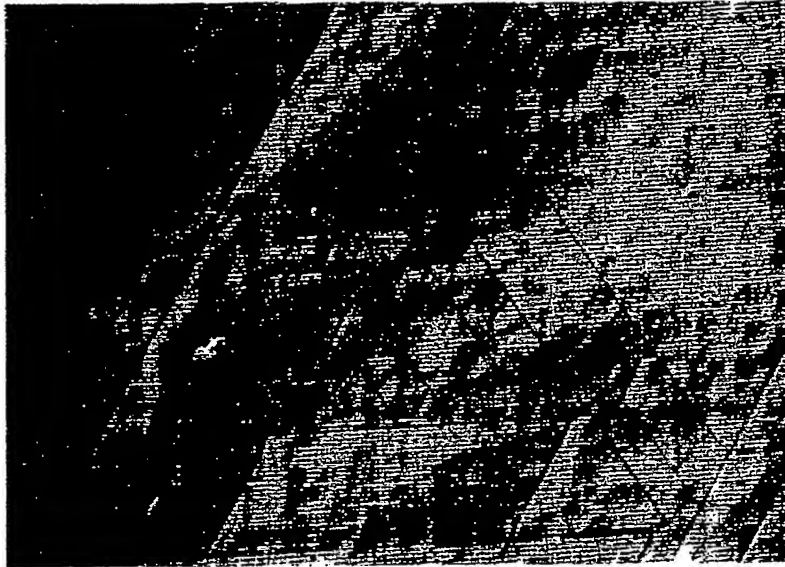


従来技術

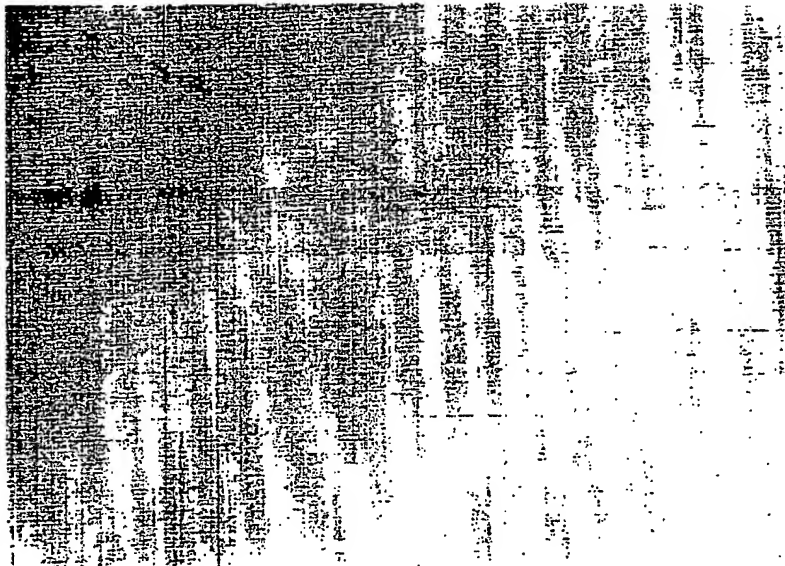
【図2】



【図3】



【図4】



【書類名】 要約書

【要約】

【課題】 光閉じ込め効率が良く、しきい電流値が小さい3族窒化物半導体発光素子及びその製造方法を提供する。

【解決手段】 3族窒化物半導体を積層してなる発光素子のn型Ga_{0.9}Nからなるn型コンタクト層4Aとn型Al_{0.1}Ga_{0.9}Nからなるn型クラッド層5Aとの間に、n型コンタクト層4Aよりもドーパント濃度が低いn型Ga_{0.9}Nからなるクラック防止層15を設ける。

【選択図】 図2

特2002-300425

出 願 人 履 歴 情 報

識別番号

[000005016]

1. 変更年月日	1990年 8月31日
[変更理由]	新規登録
住 所	東京都目黒区目黒1丁目4番1号
氏 名	パイオニア株式会社